

Nanoampere Stromquelle für integrierte analoge Low-Power-Schaltungstechnik

Matthias Fritzsche; Ralf Seidel; John Thomas Horstmann

Technische Universität Chemnitz, Fakultät für Elektrotechnik und Informationstechnik, Professur Elektronische Bauelemente der Mikro- und Nanotechnik, 09107 Chemnitz, matthias.fritzsche@mb.tu-chemnitz.de

Kurzfassung

Die vorliegende Arbeit befasst sich mit der Entwicklung einer Referenzstromquelle für den Einsatz im Bereich der Low-Power-Schaltungstechnik. In der Low-Power-Schaltungstechnik besteht Bedarf an Biasquellen, welche Referenzströme im Nanoamperebereich bereitstellen können und deren Temperaturverhalten mit geringem schaltungstechnischem Aufwand modifizierbar ist. Grundlage der Untersuchungen ist die Analyse bestehender Schaltungskonzepte für Biasquellen, deren Weiterentwicklung und simulatorische Betrachtung. Die Realisierung der Schaltungen erfolgte in der $0,13\mu\text{m}$ SiGe:CBiCMOS Technologie des Leibnitz-Instituts für innovative Mikroelektronik - IHP GmbH. Die messtechnische Charakterisierung der fertigen Bauelemente auf Waferebene sowie das Package zum Chip und der Aufbau eines Demonstrators waren Gegenstand der Arbeiten. Als Demonstrator kommt die entwickelte Stromquelle in Verbindung mit einem energiesparenden Operationsverstärker zum Einsatz. Durch Betrieb der MOS-Transistoren im Bereich der schwachen Inversion ergibt sich eine Leistungsaufnahme des Gesamtsystems von maximal 110 nW.

1 Einleitung

Die hier vorgestellten Arbeiten und Untersuchungen erfolgten im Rahmen des Verbundprojektes „Kompetenznetzwerk für Nanosystemintegration – Anwendung von Nanotechnologien für Energieeffiziente Sensorsysteme“ im Leitprojekt B: „NEMS/MEMS-Elektronik-Integration für energieeffiziente Sensorknoten“. Das wissenschaftliche Projektziel ist die Entwicklung einer Low-Power-Elektronik für ein energieeffizientes Sensorsystem, wobei der Fokus auf dem Bereich der schwachen Inversion von MOS-Transistoren liegt.

Das steigende Interesse an mobilen, autarken und energiesparenden Systemen erfordert eine stetige Weiterentwicklung energieeffizienter elektronischer Komponenten. An dieser Stelle gewinnt die Low-Power-Schaltungstechnik immer mehr an Bedeutung. Es besteht der Bedarf an Biasquellen zur Generierung von Referenzströmen im Nanoamperebereich. Ein besonders geringer Energieverbrauch kann mittels Verwendung des Bereiches der schwachen Inversion von MOS-Transistoren in analogen Schaltungen erreicht werden. Die Entwicklung und Umsetzung einer Stromquelle, welche diesen Anforderungen Rechnung trägt, wird nachfolgend beschrieben. Der Entwurf eines geeigneten Schaltungskonzeptes, sowie die Vorstellung der Simulationsergebnisse sind Bestandteil der Untersuchungen. Auf der Basis dieser Resultate erfolgen die Erstellung des Schaltungslayouts und die Fertigung der Testsamples. Der Vergleich zwischen Simulationsergebnissen und realen Eigenschaften der Stromquelle wird mittels Charakterisierung der elektrischen Parameter auf Waferebene erbracht. Als Demonstrator soll die Stromquelle in Verbindung mit einem einfachen Operationsverstärker, dessen Tran-

sistoren im Bereich der schwachen Inversion arbeiten, zum Einsatz kommen. Eine Gesamtleistungsaufnahme des Demonstrators im Nanowattbereich wurde angestrebt.

2 Grundlagen

2.1 Transistor im Bereich schwacher Inversion

MOS-Transistoren können im Bereich der starken oder der schwachen Inversion betrieben werden. Innerhalb der starken Inversion wird zwischen linearem Bereich und Sättigungsbereich unterschieden. Vom linearen Bereich spricht man, wenn

$$U_{GS} > U_{Th}, U_{DS} < U_{GS} - U_{Th}$$

gilt. Es ergibt sich ein nahezu linearer Zusammenhang zwischen Drainstrom und Drain-Source-Spannung. Der Transistor arbeitet wie ein gesteuerter Widerstand. MOS-Transistoren befinden sich in Sättigung, wenn die Bedingungen

$$U_{GS} > U_{Th} \text{ und } U_{DS} \geq U_{GS} - U_{Th}$$

erfüllt sind. In analogen Schaltungen werden Transistoren häufig in Sättigung betrieben, da der Drainstrom annähernd unabhängig von der Drain-Source-Spannung ist. Der Transistor verhält sich wie eine gesteuerte Stromquelle. Arbeiten MOS-Transistoren im Bereich der schwachen Inversion reicht das Oberflächenpotential unterhalb der Gateelektrode nicht um einen leitfähigen Kanal zwischen Source und Drain auszubilden. Freibewegliche Ladungsträger liegen nur in einer sehr geringen Konzentration vor und bewegen sich durch Diffusion, im Gegensatz zur Driftbewegung bei der starken Inversion. Damit ist der Drainstrom exponentiell von der Gate-Source-Spannung abhängig.

Das Verhalten von MOS-Transistoren, insbesondere die exponentielle Abhängigkeit zwischen Gate-Source-Spannung und Drainstrom im Bereich der schwachen Inversion, ist bei der Schaltungsentwicklung von großer Bedeutung. In Diagramm 1 ist der Drainstrom eines MOS-Transistors logarithmisch über die Gate-Source-Spannung aufgetragen. Man unterscheidet drei Bereiche: starke, moderate und schwache Inversion. Der Übergangsbereich zwischen starker und schwacher Inversion wird als moderate Inversion bezeichnet und ist durch die zwei vertikalen Linien im Diagramm begrenzt. Bei aktuellen Technologien beträgt der Bereich der moderaten Inversion circa 100 mV. Die Gleichungen und Modelle der schwachen und der starken Inversion weisen in diesem Bereich Abweichungen auf, da hier die lineare und die exponentielle Strom-Spannungs-Kennlinie in einander übergehen. Laut Modellvorstellung ist der Übergang zwischen starker und schwacher Inversion die Schwellspannung. Die Nichtberücksichtigung der moderaten Inversion in den Kennliniengleichungen führt zu starken Abweichungen zwischen realem und Modellverhalten im Bereich schwacher Inversion. Um die Kennlinie der schwachen Inversion bei der Schaltungsentwicklung nutzen zu können, ist es notwendig anstatt der eigentlichen Schwellspannung einen geeigneten Spannungswert U_{Th}^* fest zu legen. U_{Th}^* sollte nahe der oberen Grenze des exponentiellen Verlaufes der realen Kennlinie liegen und kann mittels Simulationen oder Messungen bestimmt werden.

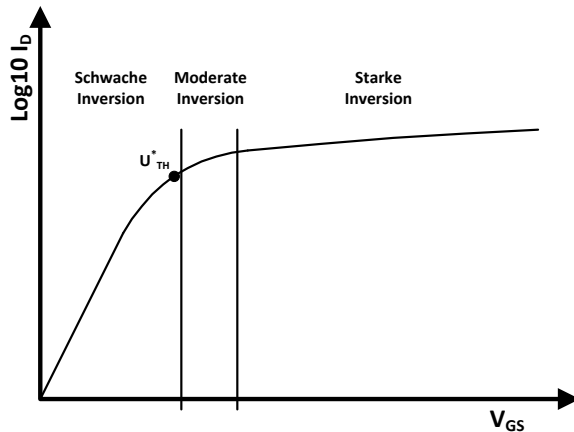


Diagramm 1: Strom-Spannungskennlinie von MOS-Transistoren

Für den Drainstrom im Bereich der schwachen Inversion gilt:

$$I_D = I_{D0} \cdot \frac{W}{L} \cdot \left(1 - \exp\left(\frac{U_{DS}}{U_T}\right)\right) \cdot \exp\left(\frac{U_{GS} - U_{Th}^*}{n \cdot U_T}\right)$$

Hierbei ist I_D der Drainstrom, I_{D0} der Strom bei der gewählten Schwellspannung U_{Th}^* , U_{GS} die Gate-Source-Spannung, U_{DS} die Drain-Source-Spannung, U_T die Temperaturspannung, n der Subthresholdswing, W die Kanalweite und L die Kanallänge des Transistors.

MOS-Transistoren werden im Unterschwellspannungsbereich betrieben um geringe Leistungsaufnahmen und Verzögerungszeiten zu erreichen. [1,2,3,4]

2.2 Beta-Multiplier

Die meisten Biasquellen, welche zur Erzeugung von Referenzströmen im nA-Bereich verwendet werden, basieren auf dem Prinzip eines Beta-Multipliers. Wie in Abbildung 1 dargestellt, setzt sich die einfachste Schaltung eines Beta-Multipliers aus zwei gegeneinander arbeitenden Stromspiegeln und einem Widerstand zusammen.

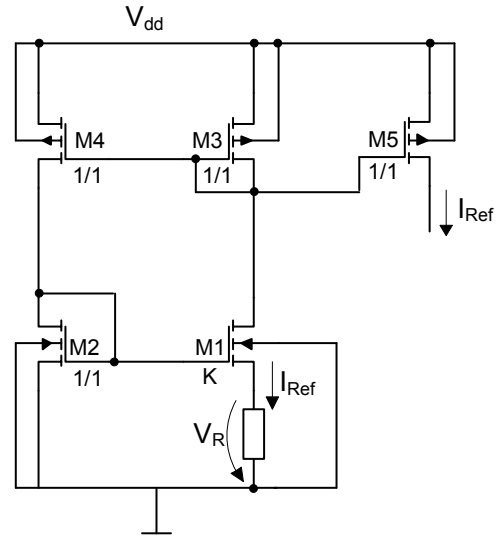


Abbildung 1: Grundsaltung des Beta-Multipliers

Die PMOS-Transistoren M3 und M4 bilden einen Stromspiegel mit einem Spiegelverhältnis von 1:1. Der NMOS-Stromspiegel, bestehend aus M1 und M2, arbeitet gegen den PMOS-Stromspiegel. Für den Transistor M1 gilt dabei

$$\frac{W_1}{L_1} = K \cdot \frac{W_2}{L_2} \text{ bzw. } \beta_1 = K \cdot \beta_2 \text{ mit } K > 1.$$

Durch die gegenseitige Rückkoppelung der Stromspiegel fließt in allen Transistoren ein Strom der Größe I_{Ref} . Da Transistor M1 größer als M2 ist, fällt an diesem bei gleichem Strom eine kleinere Gate-Source-Spannung ab. Die Differenz zwischen beiden Gate-Source-Spannungen ergibt die Spannung

$$V_R = I_{Ref} \cdot R = V_{GS2} - V_{GS1}$$

über den Widerstand. Mit Hilfe der oben genannten Zusammenhänge und den Kennliniengleichungen der entsprechenden Arbeitsbereiche lassen sich für den Strom I_{Ref} folgende Beziehungen herleiten:

$$I_{Ref} = \frac{n \cdot U_T \cdot \ln K}{R} \quad (\text{schwache Inversion})$$

$$I_{Ref} = \frac{2}{R^2 \cdot \beta_2} \cdot \left(1 - \sqrt{\frac{1}{K}}\right)^2 \quad (\text{starke Inversion})$$

Der Strom I_{Ref} des Beta-Multipliers ist damit unabhängig von der Größe der Betriebsspannung und wird lediglich durch die Parameter der Transistoren M1 und M2, sowie durch den Widerstand R bestimmt. Nimmt man den Widerstand R als ideal an, ergibt sich für die Arbeitsbereiche der starken und der schwachen Inversion PTAT-Verhalten des Stromes I_{Ref} . Jedoch unterscheidet sich für beide Fälle der Temperaturkoeffizient von I_{Ref} . Die Temperaturkompensation der Schaltung beziehungsweise die Einstellung des Temperaturkoeffizienten lässt sich über den Temperaturkoeffizienten des Widerstandes vornehmen. Alternativ ist die Verwendung einer Reihenschaltung von Widerständen unterschiedlicher Temperaturkoeffizienten möglich. Es ist zu beachten, dass sich die Transistoren M1 und M2 für den gesamten angestrebten Temperaturbereich in einem der beiden festgelegten Arbeitsbereiche befinden müssen. Tritt durch die temperaturbedingte Schwellspannungsverschiebung ein Wechsel des Arbeitsbereiches ein, würde dies eine sprunghafte Änderung des Stromes I_{Ref} um ein Vielfaches nach sich ziehen.

Da reale Stromspiegel keinen unendlichen Innenwiderstand besitzen, ergibt sich bei gefertigten Schaltungen eine gewisse Abhängigkeit zwischen Betriebsspannung und dem Referenzstrom. Die Verwendung von Kaskode-Stromspiegeln kann diesen Einfluss minimieren. Bei gleicher Dimensionierung verdoppelt sich durch diese Maßnahme die minimale, für die korrekte Funktion notwendige Betriebsspannung. [1,2,3,4]

3 Schaltungsentwurf

3.1 Technologie

Die SG13S des Leibnitz-Instituts für innovative Mikroelektronik - IHP GmbH ist eine Hochleistungs-BiCMOS-Technologie mit einem $0,13\ \mu\text{m}$ CMOS Prozess, welcher auch zusätzliche Bauelemente wie Heterobipolartransistoren mit Grenzfrequenzen bis zu 300 GHz beinhaltet. Es sind Transistoren für 1,2 V Digitallogik und 3,3 V Betriebsspannung vorhanden. Für die Umsetzung der oben beschriebenen Schaltung kamen die 3,3 V Transistoren des SG13S-Prozesses zum Einsatz.

Um eine möglichst hohe Präzision der Schaltungen zu erreichen, wird in der verwendeten Technologie eine minimale Kanallänge und Kanalweite von $3\ \mu\text{m}$ verwendet. Die sich so ergebenden minimalen Transistorabmessungen stellen einen allgemeingültigen Kompromiss zwischen Matching und Flächenbedarf dar. Eine weitere Steigerung der Präzision erreicht man durch die Berücksichtigung der allgemeinen Matchingvorgaben, wie Beispielsweise: identische Layouts, gleiche Bauelementorientierung, gleichsinniger Stromdurchfluss, geringe Abstände zwischen den Transistoren, Vermeidung von Temperaturgradienten

oder die Verwendung von Common Centroid Geometrien. [3,5]

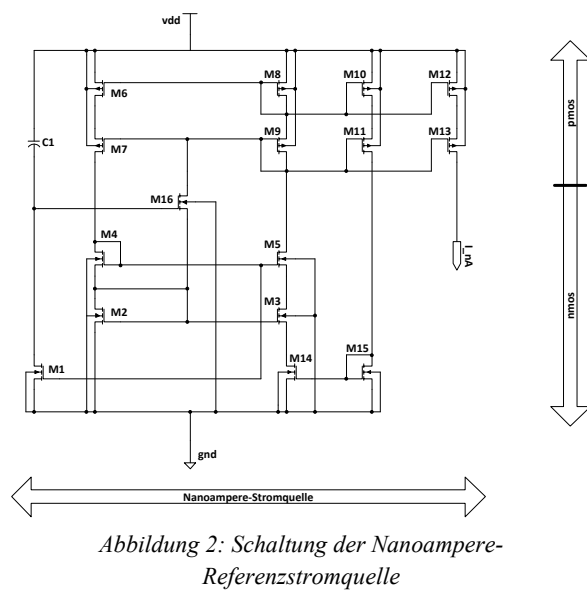
3.2 Schaltungsbeschreibung

Ziel der Arbeiten war die Entwicklung einer Nanoampere-Stromquelle. Die Quelle wurde für einen Strom von 3,5 nA bei einer Temperatur von 25°C mit einem Temperaturkoeffizienten von 10 pA/K (PTAT-Verhalten) dimensioniert. Die Eigenschaften der Nanoampere-Stromquelle sind auf einen Operationsverstärker angepasst, dessen Transistoren im Bereich der Schwachen Inversion arbeiten. Somit weist der Operationsverstärker ein nahezu von der Temperatur unabhängiges Verstärkungsbandbreiteprodukt auf. Die Leistungsaufnahme des Gesamtsystems soll im Nanowattbereich liegen.

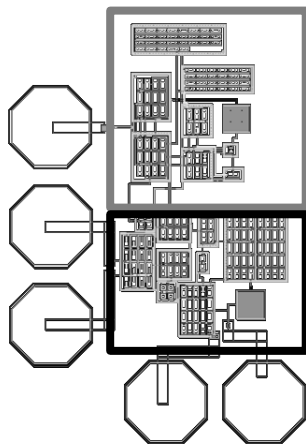
Wie bereits unter Punkt 2.2 beschrieben kommen für die Erzeugung von Nanoampereströmen häufig Stromquellen, beruhend auf dem Beta-Multiplier zum Einsatz. Jedoch sind für Ströme im nA-Bereich für den Widerstand R in Abbildung 1 Widerstandswerte von mehreren Megaohm erforderlich. Integrierte Widerstände in dieser Größenordnung erhöhen den Flächenbedarf der Schaltung erheblich, so dass häufig auf Ersatzschaltungen aus Transistoren zurückgegriffen wird.

Die Schaltung der Referenzstromquelle ist in Abbildung 2 dargestellt. Die Gesamtschaltung setzt sich aus den PMOS Stromspiegeln M6 bis M13, den NMOS Kaskode Stromspiegeln M2 bis M5 sowie der den Widerstand repräsentierenden Ersatzschaltung aus M14 und M15 zusammen. Die Transistoren M1, M16 und die Kapazität C1 bilden die Startup-Schaltung. Durch den als Diode ausgeführten Transistor M15 ergibt sich der Arbeitspunkt von M14. Dabei arbeitet M14 im linearen Bereich und M15 befindet sich in der Sättigung. Alle anderen Transistoren sind auf den Bereich der schwachen Inversion eingestellt. Eine Verringerung der Abhängigkeit des Referenzstromes von der Betriebsspannung wird durch die Ausführung der NMOS und PMOS Stromspiegel als Kaskode erreicht. Wie bereits beschrieben, erfordert ein Nanoampereferenzstrom einen Widerstand im Megaohmbereich. Um dies zu erreichen, müssen die beiden Transistoren M14 und M15 eine sehr große Kanallänge aufweisen. Dies ist gleichbedeutend mit einem sehr hohen Flächenbedarf auf den Chips. Um Kanallänge und Flächenbedarf zu begrenzen wurde bei der NMOS Kaskode ein Spiegelverhältnis von 2 eingestellt. Somit verringert sich der Spannungsabfall über M14. Eine weitere Minimierung der Kanallänge von M14 und M15 erreicht man durch einen deutlich höheren Strom im Zweig der Transistoren M10, M11 und M15. Durch die gegenläufige Temperaturabhängigkeit von Schwellspannung und Ladungsträgerbeweglichkeit ergibt sich für jeden MOS-Transistor ein Gate-Source-Spannungswert bei dem dessen Drain-

strom temperaturunabhängig ist. Eine höherer Spannungswert ergibt einen negativen Temperaturkoeffizienten des Drainstromes des Transistors. Liegt die Gate-Source-Spannung unter diesem Wert, resultiert daraus ein positiver Drainstrom-Temperaturkoeffizient. Mittels dieses Sachverhaltes lässt sich PTAT (proportional to absolute temperature) oder CTAT (complementary to absolute temperature) Verhalten des Referenzstromes der Schaltung realisieren. Um beim Einschalten eine korrekte Einstellung des Arbeitspunktes der Stromquelle zu gewährleisten ist eine Startup-Schaltung, bestehend aus den Transistoren M1, M16 und der Kapazität C1, erforderlich. Vorteil der verwendeten Schaltung ist, dass diese nach Einstellung des Arbeitspunktes keinen Strom mehr verbraucht.



In Abbildung 3 ist das Layout der Referenzstromquelle in Verbindung mit dem Operationsverstärker dargestellt. Im oberen Teil des Layouts befindet sich die Nanoampere-Stromquelle und im unteren Teil der Operationsverstärker. Der gesamte Flächenbedarf der Schaltung beläuft sich auf $0,12 \mu\text{m}^2$. [4]



4 Charakterisierung

Charakterisierungsmaßnahmen auf Waferebene zeigen die Funktionalität aller gemessenen Stromquellen. Jede der Quellen befindet sich auf einem eigenen Testsample. Somit ist es möglich eventuelle Unterschiede über den Wafer festzustellen. Die Ergebnisse der Strommessungen in Abhängigkeit der Temperatur sind in Diagramm 2 grafisch dargestellt. Bei jeder Temperaturerhöhung um 25 K wurde eine Vielzahl an Messungen durchgeführt um eine statistische Absicherung der Ergebnisse zu erreichen. Der Referenzstrom der einzelnen Quellen liegt circa 1 nA unter den Simulationsergebnissen. Die gemessenen Quellen variieren innerhalb eines Waferloses um lediglich $0,18 \cdot 10^{-9} \text{ A}$ nach oben und unten. Bezogen auf den Mittelwert des Stromes bedeutet dies eine Abweichung von 7,2%. Somit liegen die Nanoampere-Stromquellen im Bereich der technologischen Schwankungen und übertreffen ähnliche in der Literatur zu findende Biasquellen deutlich. Beim Re-Design der Schaltung ist einer der Schwerpunkte die Korrektur des Ausgangsstromes in Bezug auf die Simulationsergebnisse.

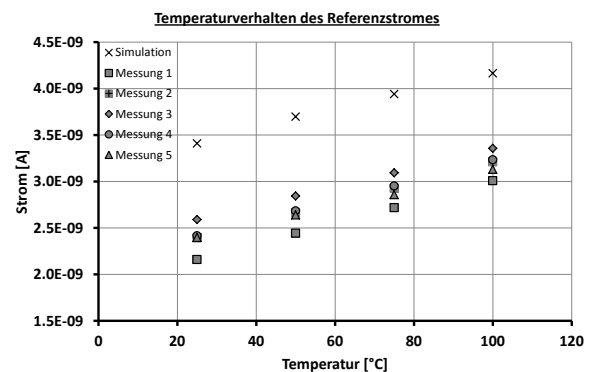


Diagramm 2: Temperaturverhalten des Referenzstromes

In Diagramm 3 sind die Temperaturkoeffizienten der Nanoamperequellen dargestellt. Die gestrichelte Linie entspricht der simulierten Quelle und grau repräsentiert die gemessenen Quellen. Die Temperaturkoeffizienten liegen sehr nah am Simulationswert von 10 pA/K und weisen, wie angestrebt, einen linearen Verlauf auf. Die Abweichungen zwischen Simulation und Messung bewegt sich im Bereich von 1 pA/K. Das im Entwurf der Schaltung vorgesehene PTAT-Verhalten wurde realisiert und Schwankungen über den technologischen Prozess fallen relativ gering aus.

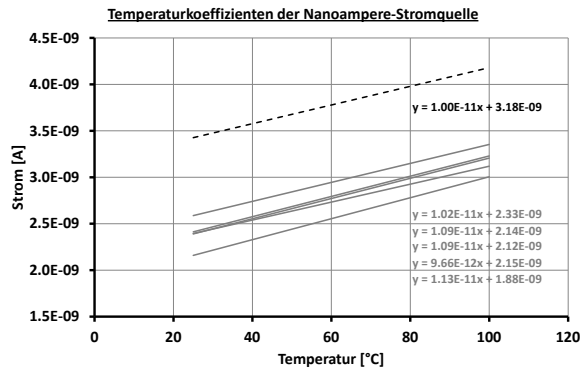


Diagramm 3: Temperaturkoeffizient der Referenzquelle

Diagramm 4 zeigt die Auswirkungen von Betriebsspannungsschwankungen auf den Referenzstrom bei unterschiedlichen Temperaturen. Die Betriebsspannungen 2,97 V und 3,63 V entsprechen einer Schwankung von 10% um den Sollwert von 3,3 V. Weicht die Betriebsspannung bei einer Temperatur von 27°C um 10% vom Sollwert ab ergibt sich bei dem Referenzstrom eine Differenz von 10 fA. Bezüglich des Stromes bei der Sollspannung von 3,3 V bedeutet dies einen Unterschied von weniger als 0,42%. Weiterhin wurde festgestellt, dass Schwankungen der Betriebsspannung auch einen Einfluss auf den Temperaturkoeffizienten des Referenzstromes nach sich ziehen. Somit tritt bei einer Änderung der Betriebsspannung um 10% eine Abweichung des Temperaturkoeffizienten um 0,7 fA/K auf. In Worst Case Simulationen wurde für diesen Sachverhalt eine maximale Differenz von 0,9 fA/K ermittelt. Somit liegt der betriebsspannungsbedingte Einfluss auf den Referenzstrom der einzelnen Quellen für diese Schaltung in den durch das Schaltungskonzept gegebenen Grenzen, ist aber stärker ausgeprägt als bei vergleichbaren in der Literatur vorgestellten Schaltungen. Bei der Überarbeitung des Layouts wird dieser Punkt kritisch betrachtet und entsprechende Korrekturmaßnahmen zu dessen Kompensation vorgenommen. [6,7,8]

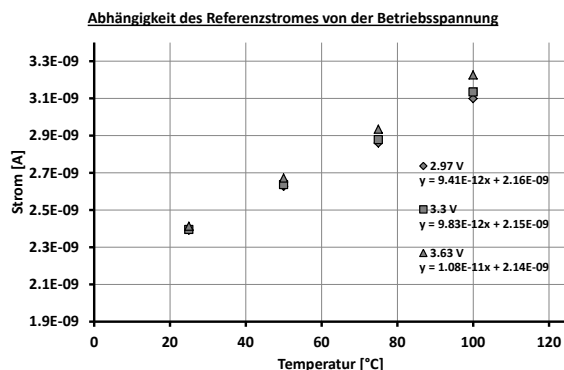


Diagramm 4: Auswirkungen von Betriebsspannungsschwankungen auf den Referenzstrom

5 Demonstrator

Als Anwendungsszenario für die Nanoampere-Stromquelle wurde ein Operationsverstärker mit besonders niedrigem Energiebedarf entwickelt. Um die Leistungsaufnahme so gering wie möglich zu halten, arbeiten die verwendeten MOS-Transistoren im Bereich der schwachen Inversion. Die Beschränkung auf zwei Verstärkerstufen eröffnet weiteres Energiesparpotential. Die Ausgangsspannung des Verstärkers soll von der negativen bis zur positiven Betriebsspannung reichen (Rail-to-Rail Verhalten). Eine Verstärkung von mindestens 100 dB und ein Verstärkungsbandbreiteprodukt im kHz-Bereich werden angestrebt. Die Leistungsaufnahme des Gesamtsystems soll 200 nW nicht überschreiten.

Nach der Schaltungsentwicklung eines zweistufigen Operationsverstärkers, dessen Layout und Charakterisierung auf Wafer Ebene wurde für das Verstärkungsbandbreiteprodukt ein Wert von 5,4 kHz bestimmt. Auf Grund der Anpassung der Stromquelle an den Operationsverstärker ist das Verstärkungsbandbreiteprodukt über den Temperaturbereich konstant. Die Leerlaufverstärkung liegt bei circa 110 dB. Rail-to-Rail Verhalten der Ausgangsspannung konnte ebenfalls umgesetzt werden. Der Eingangsgleichtaktbereich reicht von 0,45 V bis zu 3 V. Der Stromverbrauch des Operationsverstärkers liegt bei circa 25 nA. Die Unterschiede des Referenzstromes der einzelnen Stromquellen, der Einsatztemperaturbereich und Betriebsspannungsschwankungen wurden hierbei berücksichtigt.

Im folgenden Diagramm 5 ist die Gesamtleistungsaufnahme des Operationsverstärkers in Verbindung mit der Nanoampere-Stromquelle dargestellt. Bei quadratischen Markierungen liegt die Ausgangsspannung des Operationsverstärkers an der oberen Rail und bei den dreieckigen an der unteren Rail. Die Messwerte belegen, dass die Gesamtleistungsaufnahme bei Raumtemperatur zwischen 40 nW und 85 nW liegt. Über den gemessenen Temperaturbereich steigt diese nicht über 110 nW. Die Leistungsschwankungen des Operationsverstärkers resultieren aus den Unterschieden der Referenzströme.

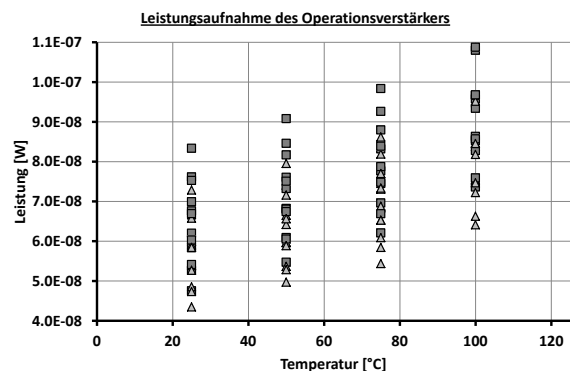


Diagramm 5: Leistungsaufnahme des Gesamtsystems

Abbildung 4 zeigt den fertigen Demonstratorchip in einem DIL-28-Gehäuse. Der Chip enthält mehrere Varianten der Nanoampere-Referenzstromquelle, des Operationsverstärkers und verschiedener Testschaltungen.

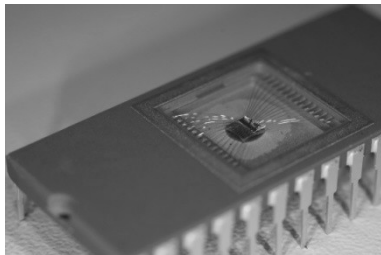


Abbildung 4: Chipfoto des Gesamtsystem

6 Zusammenfassung

Die messtechnisch ermittelten Kennwerte der Nanoampere-Stromquelle sind in Tabelle 1 und die des Operationsverstärkers in Tabelle 2 zusammengefasst.

Nanoampere-Referenzstromquelle	
Referenzstrom-Temperatur-Verhalten:	PTAT
Referenzstrom:	2,5 nA (bei 25°C)
Temperaturkoeffizient:	10 pA/K (linear)

Tabelle 1: Kenndaten Nanoampere-Referenzstromquelle

Operationsverstärker	
Eingangsgleichtaktbereich:	0,45 V bis 3 V
Ausgangsspannung:	Rail-to-Rail
Verstärkung:	110 dB
Verstärkungsbandbreiteprodukt:	5,4 kHz
Stromverbrauch:	25 nA
Leistungsaufnahme Gesamtsystem:	Maximal 110 nW

Tabelle 2: Kenndaten Operationsverstärker

In der vorliegenden Arbeit wurden eine Nanoampere-Stromquelle auf der Basis eines Beta-Multipliers und ein Operationsverstärker vorgestellt, wobei der Schwerpunkt auf der Verwendung des Bereiches der schwachen Inversion von MOS-Transistoren liegt. Zusammenfassend lässt sich die erste Umsetzung der Schaltungen als positiv bewerten. Zur Verbesserung der Nanoampere Stromquellen finden in der folgenden Überarbeitung von Schaltung und Layout die gewonnenen Erkenntnisse und Messergebnisse Berücksichtigung. Die grundlegende Funktion der Stromquellen ist gegeben, PTAT Verhalten mit dem in den

Simulationen festgelegten Temperaturkoeffizienten wurde realisiert, der gemessene Referenzstrom der Quellen liegt in einem annehmbaren Bereich, weicht jedoch um ca. 1 nA von den Simulationen ab. Die notwendige Überarbeitung und Korrekturen bezüglich des gewünschten Referenzstromes und dessen Abhängigkeit von der Betriebsspannung werden in der Umsetzung der Stromquelle in folgenden Waferruns einbezogen. Zur Demonstration der Funktionalität konnte mit der Stromquelle ein voll funktionsfähiger Operationsverstärker betrieben werden. Die angestrebte Energieeffizienz des Gesamtsystems wurde mit einer maximalen Leistungsaufnahme von 110 nW erreicht.

7 Literaturangaben

- [1] Philip, E. A.; Holberg, D. R.: *CMOS Analog Circuit Design*. 2. Aufl., New York-Oxford, Oxford University Press, 2002.
- [2] Johns, D. A.; Martin, K.: *Analog Integrated Circuit Design*. 1. Aufl., Toronto, John Wiley & Sons, Inc, 1997.
- [3] Baker, R. J.: *CMOS Circuit Design, Layout, and Simulation*. 2. Aufl., John Wiley & Sons, Inc, 2005.
- [4] Seidel, R.: *Entwurf eines Operationsverstärkers in einer 0.35µm-Technologie mit Arbeitsbereich im Bereich schwacher Inversion*. Diplomarbeit, Chemnitz, 2010.
- [5] Hastings, Alan.: *The Art of Analog Layout*. 2. Aufl., New Jersey, Pearson Prentice Hall, 2006.
- [6] Oguey, H. J.; Aebischer, D.: *CMOS Current Reference Without Resistance*. In: IEEE Journal of Solid-State Circuits 32, 1997, S. 1132-1135.
- [7] Soumyajit, M.; Arfin, S.; Sarpeshkar, R.: *Fast Startup CMOS Current Reference*. In: IEEE International Symposium on Circuits and Systems, 2006, S.2845-2848.
- [8] Xie, G.; Zhang, C.; Zhou, Y.: *Design of a Low-Power Voltage Reference Based on Subthreshold MOSFETs*. In: International Conference on Electronic Computer Technology. 2009, S. 1132-1135.